nr ind. 367141

NOWY ELEKTRONIK

2/91

miesięcznik elektroników cena 3500 zł

NOWY

ELEKTRONIK

2/91

Spis treści

Zamek cyfrowy 3

Moduł odchylania poziomego i płytka kineskopu cz. 2 . 5

Scalony przetwornik napięcia stałego U7660 (odp. ICL 7660) cz. 2 8

Automatyczna zmiana zakresu w cyfrowych multimetrach z układem ICL 7106 i 7107 cz. 1 10

Zasilacz – inaczej 12

Videokorektor 13

Katalog cz. 5 14

Warunki prenumeraty

1. Przyjęcie — wyłącznie na podstawie dokonanej wpłaty na blankietach bankowych
2. Dane na blankiecie — dokładny adres zamawiającego, liczba zamawianych egzemplarzy i okres prenumeraty
3. Wpłata — zgodnie z podanymi cenami. Wpłat należy dokonywać w PKO, w placówkach pocztowych lub bankach na konto: Przedsiębiorstwo Wielobranżowe „ART-COM" J. Ryszard Świątkowski 82-300 Elbląg, ul. Malborska 88/74 — B.P. PKO Elbląg nr konta 17516-38276-136
4. Terminy przyjmowania prenumeraty:
   — do 10 marca na II, III, IV kwartał 1991 r.
   — do 10 czerwca na III, IV kwartał 1991 r.
   — do 10 września na IV kwartał 1991 r.
5. Cena prenumeraty:
   — za kwartał II 9 300 zł
   — za kwartał II, III 18 600 zł
   — za kwartał II, III, IV 27 900 zł
   W przypadku wzrostu ceny w okresie objętym prenumeratą, prenumeratorzy są zobowiązani do dopłaty różnicy w cenie.
6. Inne informacje — Redakcja „NOWEGO ELEKTRONIKA", Elbląg tel. (0-50) 284-44.

Jak zamieścić ogłoszenie w „NE"

Aby zamieścić ogłoszenie w „NOWYM ELEKTRONIKU" należy przesłać treść ogłoszenia do redakcji na adres: P.W. „ARTCOM". Redakcja „NOWEGO ELEKTRONIKA" 82-300 Elbląg, skr. poczt. 100. Po otrzymaniu treści ogłoszenia redakcja prześle rachunek do zleceniodawcy ogłoszenia.

CENY:

— 1 cm ogłoszenia 5.000 zł (najmniejsze ogłoszenie 18 cm^2)
— ogłoszenia drobne do 40 słów od osób prywatnych 1000 zł za słowo
— ogłoszenia drobne powyżej 40 słów i ogłoszenia od firm 3000 zł za słowo

Za treść ogłoszeń redakcja nie ponosi żadnej odpowiedzialności.

ADRES REDAKCJI — P.W. „ARTCOM" Redakcja „NOWEGO ELEKTRONIKA" skr. poczt. 100, 82-300 Elbląg, tel. (0-50) 284-44.
Redaktor naczelny — J. Ryszard Świątkowski
Redakcja zastrzega sobie prawo skracania i korekty nadesłanych artykułów.
Wydawca — Przedsiębiorstwo Wielobranżowe „ARTCOM" 82-300 Elbląg, skr. poczt. 100 tel. (0-50) 284-44.
Skład i druk — Grudziądzkie Zakłady Graficzne im. W. Kulerskiego, pl. Wolności 5. Zam. 57 — Nakład 50.000 egz.

ANDRZEJ URODA

Zamek cyfrowy

Przedstawiony układ zamka cyfrowego na kod 16-cyfrowy, może służyć do zabezpieczania pojazdów samochodowych, a także pomieszczeń i budynków. Jest to zmodyfikowany układ zamka cyfrowego na kod 4-cyfrowy, którego schemat został opublikowany w miesięczniku „Młody Technik" 11/1983. Układ ten jest dosyć prosty (w budowie jak i w uruchomieniu). Zbudowany jest na elementach produkcji krajowej, dostępnych w handlu. Układ ten może być wykonany przez elektronika — amatora dysponującego podstawowym wyposażeniem i podstawową wiedzą z dziedziny elektroniki cyfrowej.

Zasada działania

Rys. 1 przedstawia schemat elektronicznej części zamka cyfrowego. Rolę szyfru uprawniającego do otwarcia zamka spełnia szesnastocyfrowa liczba dziesiętna, która może być łatwo zaprogramowana za pomocą zworek (wejścia np. DO układów US1—US4 są jedną cyfrą zapisaną w kodzie BCD, należy pamiętać że układy UCY 74150 negują stan wejścia i dlatego trzeba zanegować wszystkie bity cyfry przy programowaniu).

Aby otworzyć zamek, należy nacisnąć przycisk START, po czym szesnastokrotnie (w odpowiedniej kolejności) wcisnąć po jednym z przycisków oznaczonych cyframi 0—9. Jeżeli szesnaście cyfr okazało się zgodnych z zaprogramowanym „wzorcem" to na wyjściu RYGIEL pojawi się „1"; może on spowodować zadziałanie elektromagnesu zwalniającego zasuwkę itp. Jeżeli jednak którakolwiek z cyfr będzie błędna, to natychmiast na wyjściu ALARM pojawi się „1". Odłączenie tego sygnału możliwe jest tylko za pomocą specjalnego przycisku STOP, który celowo powinno się umieścić w miejscu niedostępnym dla niepowołanych. Równocześnie z rozpoczęciem alarmu blokowana jest możliwość otwarcia zamka wskutek dalszych manipulacji.

Wciśnięcie przycisku START zeruje licznik (a także układ US8, który jest licznikiem do dwóch). Stan licznika podawany jest na wejścia adresowe multiplekserów US1—US4. Każdy z nich przełącza po jednej pozycji dwójkowej w cyfrach tworzących zaprogramowany zworkami szyfr. Początkowo na wyjściach W_D—W_A multiplekserów pojawi się pierwsza cyfra zaprogramowana zworkami dołączonymi odpowiednio do wejść DO multiplekserów US1—US4. Wyjścia ich są połączone z wejściami A—D dekodera 7442. Poziom „0" występuje tylko na tym wyjściu dekodera, które odpowiada pierwszej cyfrze szyfru. Osoba próbująca otworzyć zamek przystępuje do wprowadzania kolejnych cyfr hasła za pomocą przycisków 0—9. Jeśli wciśnięty został właściwy klawisz, to punkt „X" został zwarty z wyjściem dekodera, na którym aktualnie jest „0". Spowoduje to przerzut przerzutnika Schmitta (bramki A, B) — wyjście bramki B=„1". Po zwolnieniu przycisku przerzutnik powraca do poprzedniego stanu, a opadające zbocze z wyjścia bramki B zwiększa o 1 stan licznika. Nowy adres podany na wejścia adresowe multiplekserów powoduje ustawienie na wejściach dekodera kodu drugiej cyfry szyfru i procedura się powtarza. Jeśli w 16-tu kolejnych cyfrach nie wykryto błędu to licznik osiągnie stan 16. Sygnał z wyjścia Q_D z licznika US5 jest podany na wejście T_A licznika US8, w którym na wyjściu Q_A pojawia się „1" gdy sygnał na wyjściu Q_D (po doliczeniu do 16-tu) przyjmie wartość „0". Sygnał z wyjścia Q_A (US8) jest wykorzystany jako sygnał RYGIEL. Po wciśnięciu błędnego przycisku (0—9) punkt „X" zwarty zostanie z wyjściem dekodera będącego w stanie „1". Prąd z tego wyjścia płynąc przez diody D1, D2 i rezystor R, wytwarza na tym ostatnim spadek napięcia odpowiadający logicznej „1". Zanegowany przez bramkę C sygnał ustawia przerzutnik dwustanowy zbudowany z przerzutnika typu D w stan alarmu. Na wyjściu Q pojawi się „1", zaś na Q „0". Sygnał z Q wyzeruje licznik i nie pozwoli na zmianę stanu przy dalszych manipulacjach przyciskami. Kondensator C1 zabezpiecza układ przed drganiami styków przy wybieraniu cyfr szyfru. Diody D1 i D2 mogą być dowolnymi diodami krzemowymi małej mocy — służą one do przesunięcia poziomu napięcia na wejściu bramki C o około 1,2 V. Zwiększa to pewność pracy układu.

Wskazówki montażowe

Na rys. 2 przedstawione są wyprowadzenia końcówek układów scalonych (a — UCY 74150; b — UCY 7400; c — UCY 7442; d — UCY 7474; e — UCY 7493).

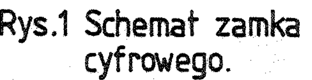
Stosując układ w samochodzie należy pamiętać o obniżeniu napięcia zasilającego do 5 V. Układ powinien być załączony przed rozpoczęciem wpisywania kodu i wyłączony po zakończeniu jazdy (w przeciwnym razie może dojść przy dłuższym postoju do rozładowania akumulatora). Układ ten może być połączony z układem alarmu samochodowego, który był opublikowany w „Nowym Elektroniku" 2/90 (należy połączyć wyjście ALARM z wyjściem bramki I_1 w układzie alarmu).

Spis elementów

US1, US2, US3, US4 — UCY 74150
US5, US8 — UCY 7493
US6 — UCY 7442
US7 — UCY 7474
bramki: A, B, C, D — UCY 7400
C1 — 100 μF/6,3 V

Literatura:

1. „Młody Technik" 11/1983
2. „Układy scalone serii UCA/UCY 74 parametry i zastosowania" Włodzimierz Sasal




Rys.1 Schemat zamka cyfrowego.

Rys.2 a–e Topografia wyprowadzeń 74150,7400,7442,7474,7493

mgr inż. ZBIGNIEW PĘDZIK

Moduł odchylania poziomego i płytka kineskopu cz. 2

PŁYTKA KINESKOPU

Schemat płytki kineskopu MK-3-1 jest pokazany na rys. 3. W kineskopach tych modulatory połączone są ze sobą tak jak i elektrody przyspieszające oraz ogniskujące.

Wymagane napięcie na elektrodach przyspieszających ustawia się nastawnym rezystorem R9, a na elektrodach ogniskujących nastawnym rezystorem R1.

CHARAKTERYSTYCZNE USZKODZENIA

Uszkodzenia modułu odchylania poziomego i płytki kineskopu powodują brak obrazu, zakłócenia synchronizacji, zmiany rozmiaru obrazu w poziomie, zmiany jaskrawości i geometrii obrazu, brak koloru i inne.

Niżej podane są najbardziej charakterystyczne uszkodzenia dla opisanych modułów:

Brak świecenia ekranu

Usterka może być spowodowana brakiem impulsów napędzających moduł lub jednego z napięć, zapewniających prawidłową pracę kineskopu — napięcie żarzenia, anodowe, napięcie przyspieszające.

Usuwanie usterki należy rozpocząć od zmierzenia zasilającego napięcia 130 V (150 V w module MC-2) na styku 12 złącza X3 (A3) modułu i na stykach 1 i 3 złącza X1 (A5). Mostek między tymi ostatnimi służy jako blokada, która zabezpiecza kineskop przed przepaleniem w przypadku niepodłączenia lub błędnego włączenia złącza X1 (A7).

Przy braku napięcia zasilania lub jego małej wartości, należy sprawdzić zasilacz telewizora. Jednak w niektórych przypadkach napięcie to może mieć małą wartość przy uszkodzeniu modułu odchylania poziomego (np. przy przebiciu tranzystora VT2). Dlatego trzeba zmierzyć napięcie na rezystorze R10 modułu. Jeżeli wynosi ono 12—15 V lub więcej, a przy tym w zasilaczu słychać „pisk", trzeba się upewnić czy nie ma zwarcia między korpusem tranzystora VT2 i jego radiatorem (przebicie tranzystora). Należy sprawdzić także kondensatory C3—C5, C16, C7, C8 modułu. Przy znacznej upływności kondensatora C10 submodułu korekcji obrazu, w zasilaczu także słychać „pisk" (powstaje przeciążenie źródła napięcia 28 V) i występuje brak obrazu.

Należy także wiedzieć, że przebicie tranzystora VT1, a także przerwy w obydwu tranzystorach powodują to, że moduł nie uruchamia się, chociaż przy tym nie obserwuje się przeciążenia w zasilaczu.

Inną przyczyną tego, że moduł nie uruchamia się może być brak impulsów na styku 13 złącza X3 (A3). W tym przypadku sprawdzeniu podlega submoduł synchronizacji.

Przystępując do badania kineskopu należy upewnić się, że włókno żarzenia świeci się, a w szyjce kineskopu brak niebieskiego lub fioletowego świecenia, co świadczy o uszkodzeniu próżni kineskopu. Jeżeli włókno żarzenia nie świeci się, to należy ostrożnie poruszając płytką kineskopu spróbować znaleźć połączenia. Dopiero po tym należy wyłączyć telewizor, zdjąć płytkę z szyjki kineskopu i sprawdzić czy nie ma przerwy w obwodzie żarzenia.

I na koniec przy pomocy oscyloskopu można sprawdzić obecność impulsowego napięcia o częstotliwości odchylania poziomego między stykami 3 i 4 złącza X4 (A8) i jeżeli jego nie ma, to sprawdzić uzwojenie 7—8 transformatora T2 i rezystory R11, R12 modułu.

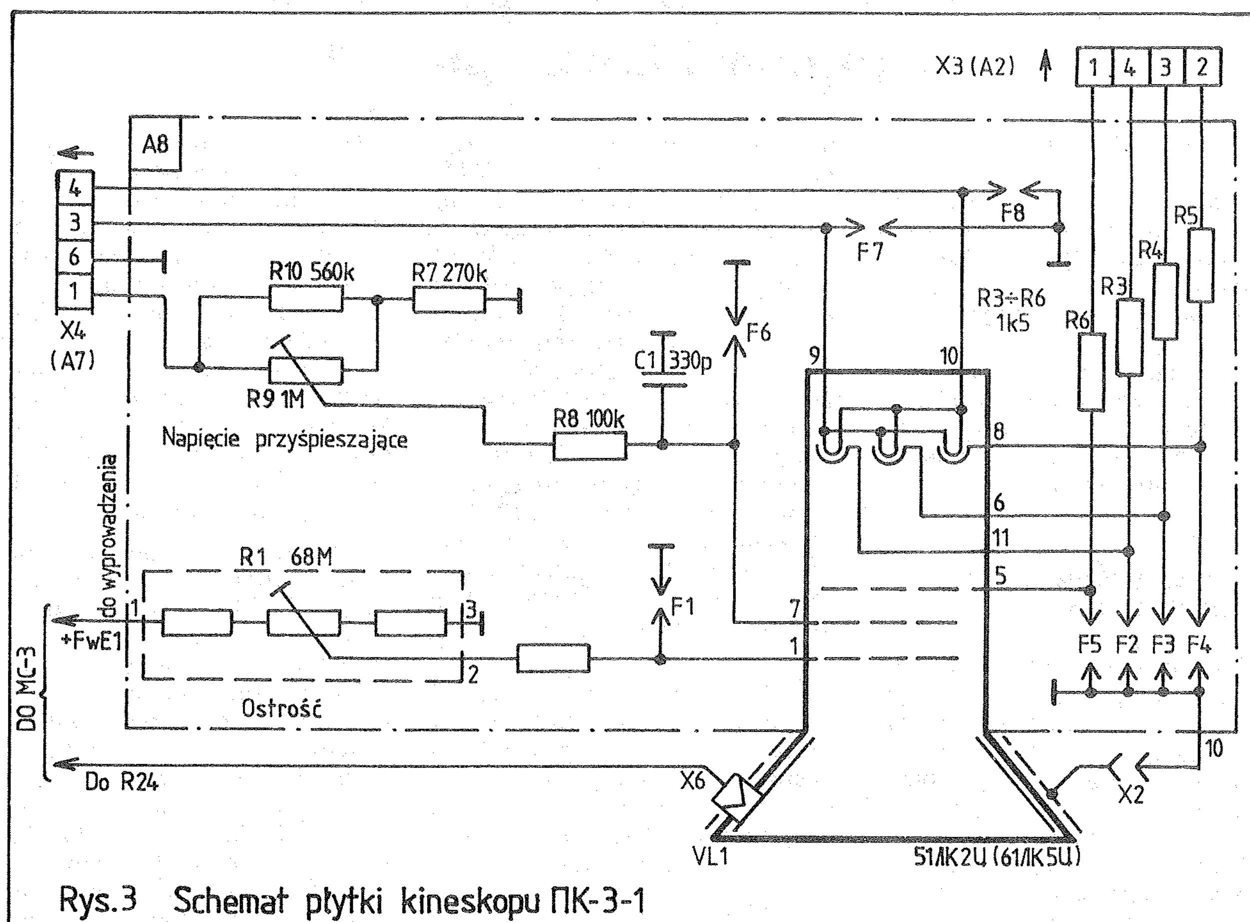
Następnie należy zmierzyć napięcie na wyprowadzeniach elektrod przyspieszających kineskopu. Napięcie to w zależności od położenia suwaka nastawnego rezystora R9 można zmieniać w przedziale 500—800 V. Ekran nie będzie się świecił przy spadku tego napięcia do mniejszych wartości na skutek uszkodzeń kondensatorów C9, C10 w module i C1 na płytce kineskopu, rezystorów R13 w module i R8, R9 na płytce kineskopu.

Pośrednimi oznakami obecności anodowego napięcia są „trzaski", które słychać po włączeniu telewizora, ukłucia wyczuwalne dłonią przy dotykaniu ekranu. Brak anodowego napięcia może być spowodowany uszkodzeniem powielacza E1 i innych elementów modułu. Jeżeli przy tym napięcie na styku 5 złącza X3 (A3) wynosi 220 ± 10 V i jest żarzenie kineskopu, to istnieje duże prawdopodobieństwo, że uszkodzony jest powielacz E1. Temu uszkodzeniu często towarzyszy pociemnienie i przerwa w rezystorze R19 i odłączenie powielacza od uzwojenia transformatora T2 na skutek zadziałania termicznego zabezpieczenia.

Brak świecenia ekranu wystąpi również, gdy wartość anodowego napięcia będzie znacznie mniejsza od nominalnej wartości. Może to być spowodowane kilkoma przyczynami:
- przerwa w obwodzie cewek odchylania poziomego,
- zwarcie uzwojeń w transformatorze T2,
- zwarcie uzwojeń w cewkach L1, L2 modułu.

Lokalizację uszkodzenia można zacząć od zmierzenia rezystancji między stykami 14 lub 15 i 9 lub 10 złącza X1 (A5) modułu. Jeżeli nie ma przerwy w cewkach odchylania to rezystancja powinna wynosić 0,55Ω ± ± 0,05Ω. Cewkę L1 sprawdza się

c.d. na str. 6



Rys.3 Schemat płytki kineskopu ПК-3-1

c.d. ze str. 5

przez wylutowanie jej, a cewkę L2 przez zwarcie.

Brak świecenia ekranu może być spowodowany jeszcze przebiciem diody VD9, czemu towarzyszy przegrzewanie dławika L5 i rezystora R10 modułu.

Mały rozmiar obrazu w poziomie

Przyczyną zmniejszenia rozmiaru obrazu w poziomie może być przerwa w tranzystorze VT4 submodułu lub w dławiku L3 modułu, a także brak kontaktu w złączu X7 (A7.1) modułu z powodu złego lutowania styku 2. Przy tym nastawne rezystory submodułu nie mają wpływu na rozmiar obrazu i korekcję pionowych linii. Jeżeli jednak nastawny rezystor R13 submodułu zmienia rozmiar obrazu przy jego małej szerokości, to znaczy że kondensatory C3, C16 modułu mają dużą upływność. Jeśli rozmiar zmienia się w niewielkich granicach, to przyczyną może być strata pojemności kondensatorów C6 lub C8 modułu.

Duży rozmiar obrazu w poziomie

Usterka ta powstaje przeważnie przy przebiciu diody VD5, kondensatora C6 w module lub tranzystora VT4 w submodule. Przy czym nastawne rezystory R13 i R5 submodułu także nie mają wpływu na obraz.

Jeżeli zwiększeniu rozmiaru obrazu towarzyszy zwiększenie jaskrawości i nieostrości obrazu, to należy sprawdzić diodę VD7 modułu.

Przy takiej usterce nie reguluje się prądu kineskopu.

Zakłócenie liniowości obrazu w poziomie

Przerwa w jednej z diod VD3 lub VD4 modułu powoduje to, że lewa część obrazu rozciąga się, a prawa zwęża.

Przy przerwie w diodzie VD5 na obrazie pojawiają się załamania w poziomie, co powoduje zmniejszenie rozmiaru, które nie zmienia się nastawnym rezystorem R13 submodułu.

Uszkodzenie regulatora liniowości L2 poziomu uniemożliwia ustalenie przy jego pomocy prawidłowej liniowości.

c.d. na str. 7

c.d. ze str. 6

Duża i nie dająca się regulować jaskrawość obrazu

Oprócz przebicia diody VD7 uszkodzenie spowodowane jest defektem powielacza E1. Niekiedy może spalić się rezystor R22 modułu.

Widoczne są linie powrotów przy dużej i nie dającej się regulować jaskrawości obrazu

Uszkodzenie to powstaje przy przerwie w obwodzie modulatora kineskopu i często przy defekcie rezystora R6 a także R7 płytki kineskopu.

Niestateczna synchronizacja w poziomie, widoczne są załamania pionowych linii obrazu

Usterki te powstają przy uszkodzeniu kondensatora C7 modułu lub przy przerwie w dławiku L1 submodułu.

W prawej części obrazu widoczne są zniekształcenia (zagięcia)

Usterka spowodowana defektem kondensatora C10 i dławika L1 submodułu. Szczególnie widoczne jest ono przy słabym sygnale.

Na obrazie brak podstawowych kolorów (zakłócenie równowagi białego)

W zależności od tego, jakiego koloru nie ma na obrazie, uszkodzonym może być jeden z rezystorów R3—R5 płytki kineskopu.

Występują drgania obrazu w poziomie

Przyczynami takiego defektu są najczęściej:

- zły kontakt suwaka nastawnego rezystora R1 płytki kineskopu,
- zły kontakt wysokonapięciowego złącza X6 powielacza napięcia na kineskopie,
- przebicie powierzchniowe rezystora R24 znajdującego się wewnątrz złącza X6.

Jeżeli drganie obrazu zwiększa się przy zwiększaniu jaskrawości obrazu, to najbardziej prawdopodobne jest uszkodzenie powielacza E1. Przyczyną drgań może być też uszkodzenie tranzystora VT1 modułu.

Zła jakość obrazu — „rozmycie"

Usterka wskazuje na brak ogniskowania. Przy prawidłowych rozmiarach obrazu przyczyną „rozmytości" jest zły kontakt suwaka nastawnego rezystora R1 płytki kineskopu. Konieczne jest także sprawdzenie jakości przylutowania przewodu do tego rezystora, a także rezystor R2 płytki kineskopu. Jeżeli ostrość obrazu ustala się po 10—15 min. po włączeniu telewizora, to przyczyną usterki może być wadliwość jednej z wyrzutni kineskopu.

Regulatorem centrowania obrazu w poziomie nie udaje się ustawić obrazu w prawidłowym położeniu

Należy sprawdzić elementy L1, R2, VD1, VD2 modułu.

Nie można skorygować zniekształceń poduszkowych obrazu

Jeżeli nastawny rezystor R5 submodułu zamiast korekcji zagięcia pionowych linii po bokach obrazu wpływa na jego rozmiar w poziomie, to konieczne jest sprawdzenie tranzystora VT1 i kondensatorów C2, C3 submodułu. W przypadku gdy rezystor R5 nie ma wpływu na rozmiar obrazu w poziomie, to sprawdzić należy kondensatory C1, C2, C5, C6 submodułu i związane z nimi obwody. Jeżeli pionowe linie są zagięte tylko po bokach obrazu, to można spróbować wymienić kondensator C3 submodułu.

W lewej części obrazu widoczne są gęste poziome pasy

Pasy te są najbardziej widoczne przy zmniejszonej jaskrawości. Powstają one przy przerwie rezystora R6 modułu.

Na środku ekranu widoczna jest jasna, pionowa linia. Brak obrazu.

Przyczyną usterki jest przerwa w cewkach odchylania poziomego lub w ścieżkach modułu w obwodach tych cewek od styków 9 i 10 lub 14 i 15 złącza X1 (A5). Zły kontakt w samym złączu jest raczej niemożliwy (mało prawdopodobny), gdyż styki złącza w obwodzie są dublowane.

Literatura:

1. Radio 4,5/1989.
   Jeliaszkiewicz, Pieskin, Filler
2. Odbiorniki telewizyjne.
   Bolesław Urbański
   WNT W-wa 1987



mgr inż. ROBERT KRZYSZTOFEK

Scalony przetwornik napięcia stałego U 7660 DC (odp. ICL 7660) cz. 2

4.3. Równoległe łączenie układów scalonych US7660

W celu zredukowania oporności wewnętrznej, można połączyć ze sobą kilka US7660 (rys. 15). Oporność wyjściowa jest wówczas równa $R_o = \frac{R_o(7660)}{n}$, gdzie n jest liczbą połączonych równolegle układów scalonych. Każdy z układów posiada własny kondensator wejściowy C1, natomiast kondensator pamiętający (wyjściowy) jest jeden wspólny. Ponieważ wewnętrzne oscylatory poszczególnych układów wytwarzają drgania niezależne od siebie, wyjściowe tętnienia napięcia mają częstotliwość będącą wynikiem zmieszania częstotliwości pompowania poszczególnych układów. W zastosowaniach, w których efekt ten jest niepożądany, można zestawić obwód według rys. 16. Przy pomocy bramki ExNOR osiąga się taką synchronizację, że oba US7660 pracują w przeciwfazie.

4.4. Kaskadowe łączenie US7660

Zwiększenie napięcia wyjściowego możliwe jest przez kaskadowe połączenie kilku układów 7660 (rys. 17). Można łączyć maksymalnie 10 układów. Otrzymuje się wówczas napięcie wyjściowe $U_o = -nU_{cc}$ dla $2\ V <= U_{cc} <= 6{,}5\ V$ lub $U_o = -n(U_{cc} - U_F)$ dla $6.5 V < U_{cc} <= 10$ V, a wypadkowa oporność wyjściowa jest sumą oporności wyjściowych poszczególnych układów: $R_o = R_{o1} + \ldots + R_{on}$, przy czym n oznacza liczbę połączonych układów, a U_F — napięcie przewodzenia diody. Inną możliwość kaskadowego łączenia przedstawia rys. 18. Możliwe jest tutaj uzyskanie przy pomocy tylko dwóch US7660, z dodatniego napięcia $U_{cc}=5V$, napięcia ujemnego $U_o = -15$ V. Odpowiadająca temu połączeniu impedancja wyjściowa jest mniejsza niż w przypadku struktury z rys. 17, ponieważ w tym wariancie użytych jest mniej układów scalonych. Zasadniczo zaleca się stosowanie układu z rys. 18 tak długo, aż osiągnięta zostanie górna granica napięcia zasilającego. Dopiero wtedy powinno znaleźć zastosowanie połączenie z rys. 17.

4.5. Podniesienie częstotliwości oscylatora

Niektóre zastosowania mogą wymagać wzrostu częstotliwości oscylatora. Jak przedstawiono na rys. 19, jest to możliwe przez przesterowanie wewnętrznego oscylatora zewnętrznym taktem w ten sposób, że wyprowadzenie oscylatora (pin 7) będzie sterowane poprzez opornik 1k. Przy wytwarzaniu zewnętrznego taktu bramkę TTL należy oprócz tego podłączyć do napięcia $U_{cc}=5$ V opornik „podnoszący" (pull-up resistor). Trzeba zauważyć, że częstotliwość pompowania odpowiada połowie częstotliwości taktującej. US7660 jest sterowany dodatnim zboczem zewnętrznego sygnału taktującego.

4.6. Powielanie napięcia dodatniego

Układ 7660 może być użyty również do powielania napięcia dodatniego (rys.20). W tym przypadku kondensator C_1 będzie w fazie pompowania naładowany do napięcia $U_{c1}=U_{cc}-U_{FD1}$ gdzie U_{FD1} oznacza napięcie przewodzenia diody D_1. Podczas przenoszenia ładunku napięcie kondensatora C_1 będzie przeniesione z dodaniem napięcia zasilania U_{cc} przez diodę D_1 na kondensator C_1. Napięcie na kondensatorze C_1 oblicza się według równania: $U_{c2}=U_o=2U_{cc}-U_{FD1}-U_{FD2}$. Impedancja wyjściowa układu jest zależna od prądu obciążenia i dla $U_{cc}=5$ V i $I_L=10$ mA wynosi około 75Ω.

Tab. 1. Wartości graniczne

Napięcie zasilania	V	0—10,5
Całkowita moc strat	mW	<=300
Dopuszczalny czas trwania wyjściowego prądu zwarciowego przy $U_{cc} <= 5{,}5$ V		nieograniczony
Wejściowe napięcie oscylatora przy $U_{cc} < 5{,}5$V, przy $U_{cc} >= 5{,}5$ V	V	$-0{,}3-U_{cc}+0{,}3$ $>= -5{,}5$

Tab. 2. Wartości charakterystyczne

Pobór prądu I_{cc} przy $R_L=\infty$, $U_{cc}=5$ V	μA	<=500
Opór wyjściowy R_o przy $I_o=20$ mA, $U_{cc}=5$ V	Ω	<=100
Sprawność przenoszenia mocy przy $I_o=2$ mA, $U_{cc}=5$ V	%	>= 87
Sprawność napięciowa przy $R_L=\infty$, $U_{cc}=5$ V± ±25 mV	%	>= 97

4.7. Wytwarzanie ujemnego napięcia łącznie z powielaniem napięcia dodatniego

Układ z rys. 21 jest kombinacją układu z rys. 6 względnie 8 oraz 20, tzn. z dodatniego napięcia wejściowego U_{cc} jest tworzone jednocześnie ujemne i dodatnie napięcie wyjściowe. Połączenie to może być użyte tam, gdzie z jednego napięcia $U_{cc}=5$ V trzeba uzyskać ujemne napięcie $U_{o1}=5$ V oraz dodatnie napięcie $U_{o2}=9$ V. W tym przypadku C_1 jest kondensatorem wejściowym, a C_3 wyjściowym dla ujemnego napięcia natomiast C_2 i C_4 pełnią analogiczne funkcje dla generacji dodatniego napięcia. Jednakże ten kombinowany obwód jest niekorzystny, gdyż impedancje źródeł nowo generowanych napięć są nieco wyższe, ponieważ źródło ładujące kondensatory wejściowe C_1 i C_2 poprzez wyprowadzenie 2 posiada pewną impedancję.

4.8. Otrzymywanie dwóch symetrycznych napięć zasilających

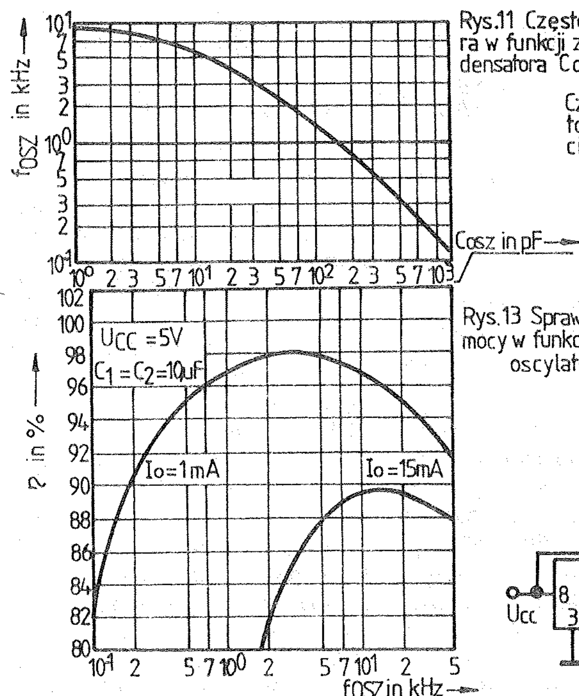
W wielu przypadkach np. dla wzmacniaczy operacyjnych, jest konieczne posiadanie symetrycznych napięć zasilających. Rys. 22 przedstawia proste rozwiązanie tego problemu dla małych prądów obciążenia. Połączenie to daje do dyspozycji dwa symetryczne napięcia, których wartość bezwzględna równa się połowie napięcia wejściowego U_{cc}. Oba napięcia wyjściowe odnoszą się do masy. Zakres napięć wejściowych wynosi 3—20 V. Dla napięć wejściowych $U_{cc} <= 8$ V zaleca się dla poprawy zachowania się układu, połączyć ze sobą wyprowadzenia 3 i 6.

4.9. Uzyskanie połowy napięcia zasilającego

Możliwe jest dokładne podzielenie na pół napięcia zasilającego (rys. 23). Zakres napięcia wejściowego leży także w przedziale 3—20 V. Żeby zagwarantować pewność drgań wewnętrznego oscylatora należy włączyć opornik 1M między wyprowadzenie 6 i masę.

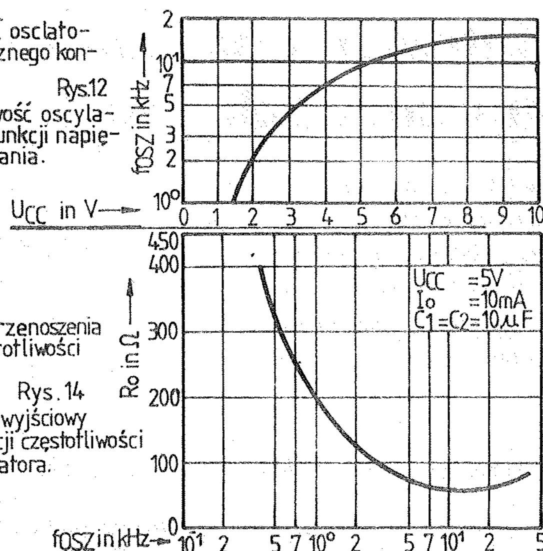
Interesującą kombinację przedstawionych tutaj przykładów zastosowań pokazuje rys. 24. Połączenie to pozwala przekształcić przez podział, inwersję i połączenie kaskadowe napięcie wejściowe $U_{cc}=15$ V na napięcie wyjściowe $U_o = -15$ V.

Opracowano na podstawie RFE Berlin 38 (1989)1



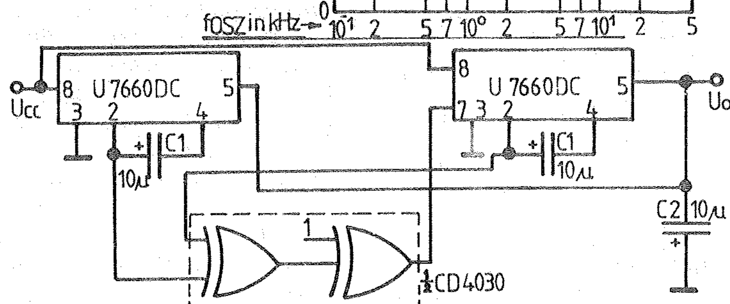
Rys.11 Częstotliwość osclatora w funkcji zewnętrznego kondensatora Cosc.

Rys.13 Sprawność przenoszenia mocy w funkcji częstotliwości oscylatora.

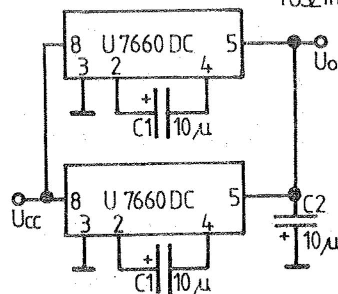


Rys.12 Częstotliwość oscylatora w funkcji napięcia zasilania.

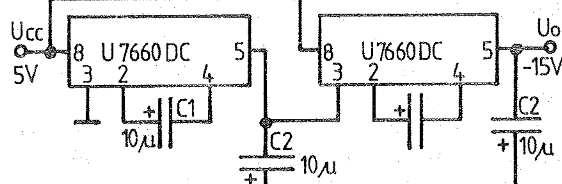
Rys. 14 Opór wyjściowy w funkcji częstotliwości oscylatora.



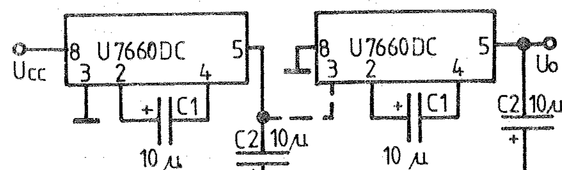
Rys.16 Synchronizacja przeciwfazowa równoległego połączenia układów U7660DC



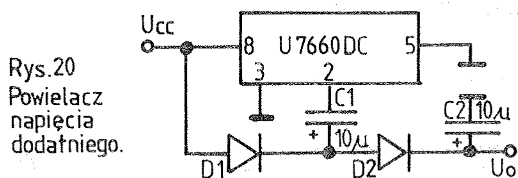
Rys.15 Łączenie równoległe układów U7660DC



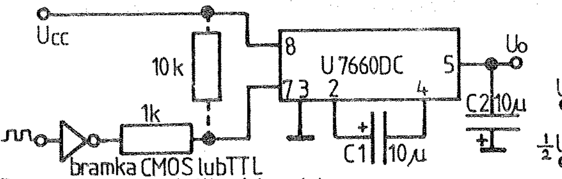
Rys.18 Inny wariant połączenia kaskadowego.



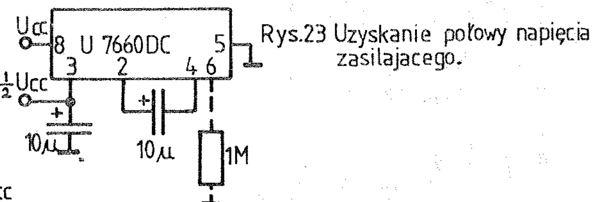
Rys.17 Kaskadowe łączenie układów U7660DC



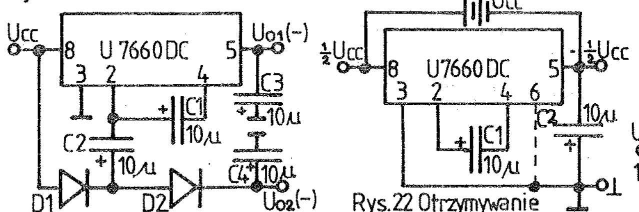
Rys.20 Powielacz napięcia dodatniego.



Rys.19 Podniesienie częstotliwości osclatora

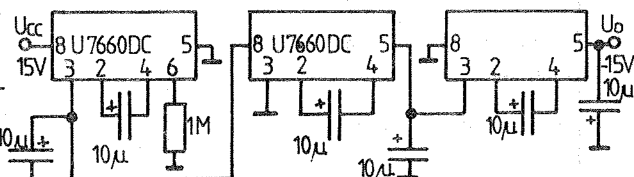


Rys.23 Uzyskanie połowy napięcia zasilającego.



Rys.21 Otrzymywanie napięcia dodatniego i ujemnego.

Rys.22 Otrzymywanie symetrycznych napięć zasilania.



Rys.24 Przekształtnik 15V/-15V

WITOLD DĄBROWSKI

Automatyczna zmiana zakresu w cyfrowych multimetrach z układem ICL 7106 i 7107 cz. 1

Światowi producenci cyfrowych multimetrów często stosują oprócz ręcznego przełączania zakresów także przełączanie automatyczne. Nie podnosi to oczywiście dokładności, ale komfort obsługi i szybkość pomiaru.

Tab. 1. Tabela prawdy CD 4030 (Ex-OR)

Wej.		Wyj.
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Projekt automatycznej zmiany zakresu był opracowany z myślą o zastosowaniu w multimetrach zawierających układy ICL 7106 i 7107. Po niewielkich zmianach można wykorzystać układ w innych multimetrach. W układzie współpracującym z ICL 7106 (wyświetlacz ciekłokrystaliczny) zastosowano układy CMOS z uwagi na możliwość zasilania z baterii 9 V. Natomiast przy współpracy z ICL 7107 (wyświetlacz LED) użyto układów TTL i zasilania sieciowego. Zakresy pomiarowe wynoszą: 200 mV, Ω, μA, 2, 20, 200, 2000 V, kΩ, mA, 20 MΩ.

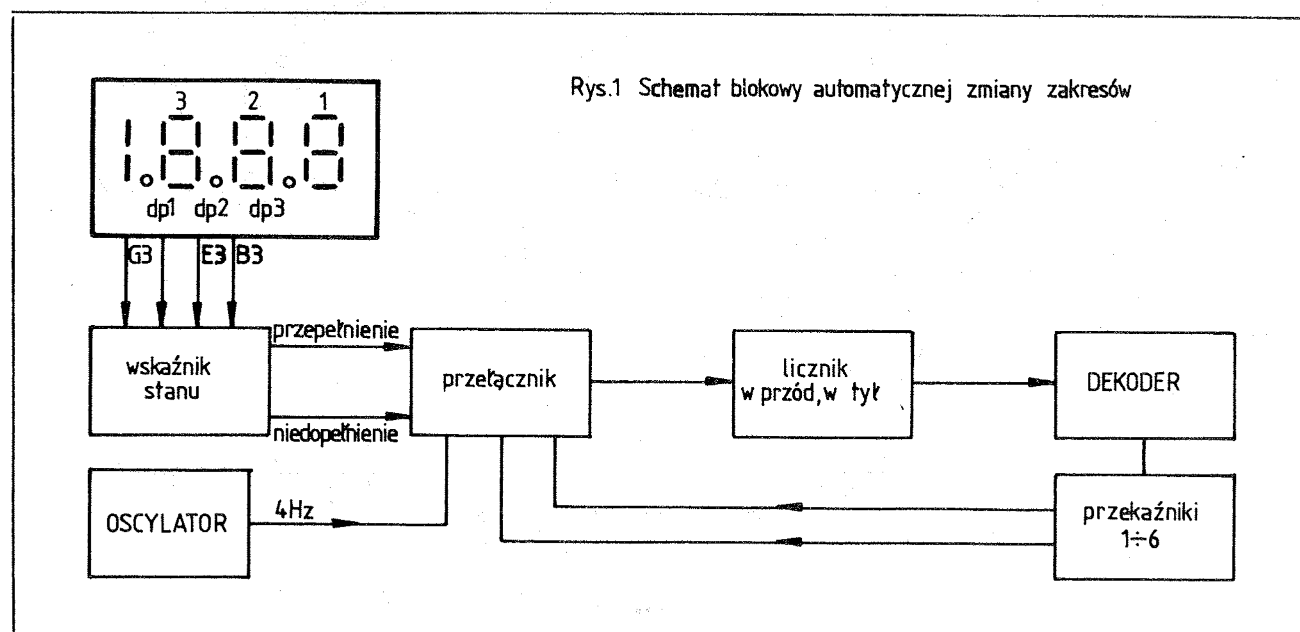
Blokowy schemat układu jest przedstawiony na rys. 1. Wejściowe dane do układu są brane z wyświetlacza z segmentu K (AB), B3, G3, E3.

W obwodzie wskaźnika stanu sygnały z tych segmentów są porównywane i tworzony jest sygnał przepełnienia lub niedopełnienia. Sygnał niedopełnienia powstanie jeśli nie świecą się segmenty K i G3, a świeci E3. Ten stan powstaje wtedy, gdy wyświetlacz wskazuje .099. Sygnał przepełnienia objawia się nieświeceniem segmentów G3 i B3, a to oznacza, że nie świeci się trzecia cyfra i jest wskazywany stan przepełnienia 1... (tab. 1). Za obwodem wskaźnika stanu znajduje się przełącznik sterowany częstotliwością oscylatora. Przełącznik ten ma jeszcze wejścia blokujące sterowane z przekaźników 1 i 6, aby nie mogły przełączyć się zakresy 6/1 i 1/6. Z przełącznika przechodzi sygnał do licznika w przód/w tył. Stan na jego wyjściu określa (przez dekoder), który zakres ma być włączony. Przełączanie zaczyna się od najwyższego zakresu. Zero na wyjściu licznika załącza 6 zakres, a wartość 5 odpowiada pierwszemu zakresowi. Jeden cykl przebiega następująco: wyświetlacz pokazuje stan przepełnienia o ile nie jest załączony zakres 6 odblokuje się przełącznik. Stan na wyjściu licznika się zmniejszy i multimetr zostanie przełączony na wyższy zakres. Znak przepełnienia ginie, a przełącznik się blokuje. Proces ten przebiega identycznie w przeciwnym kierunku. Stan na wyświetlaczu spadnie na .099.

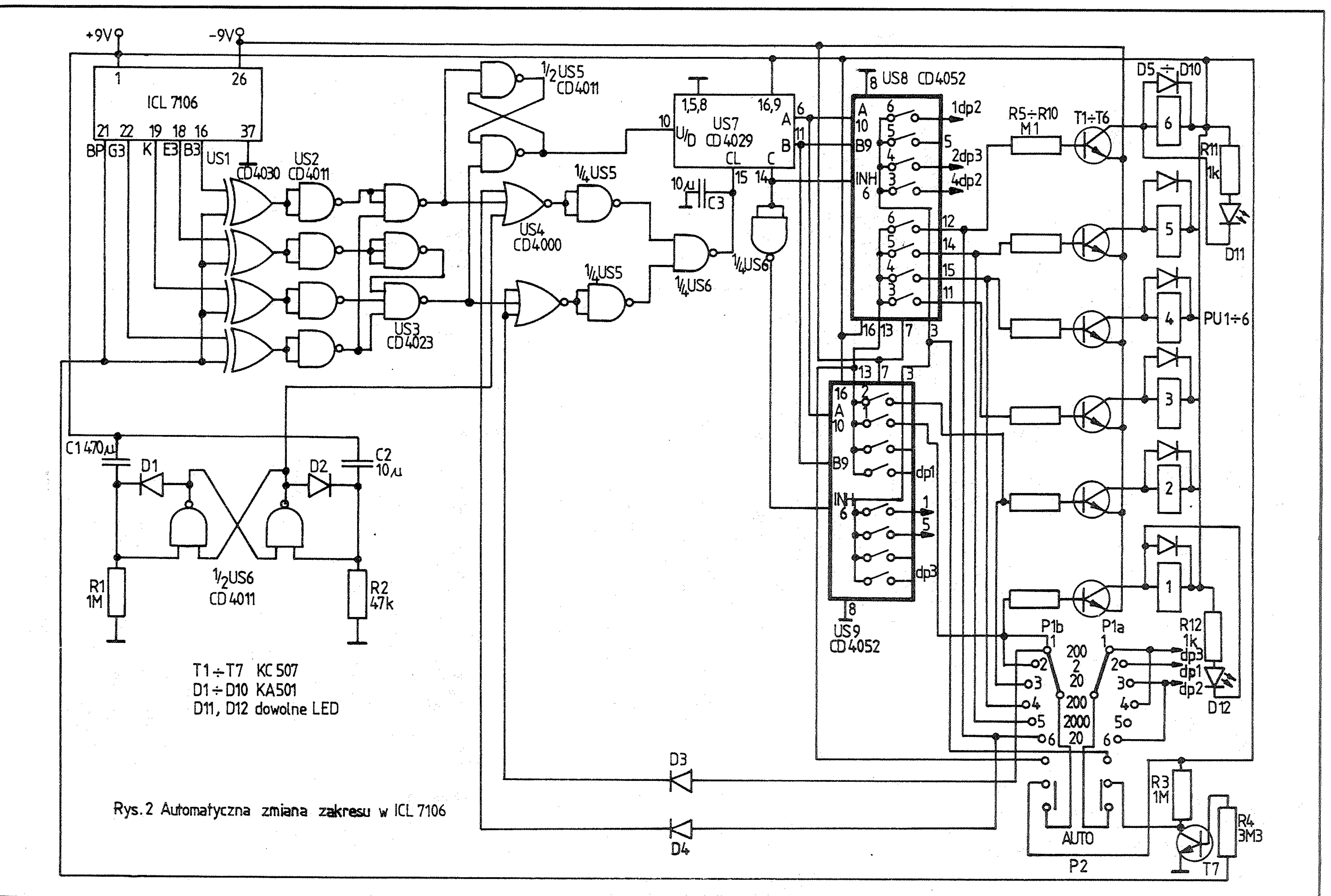
Przy użyciu ICL 7106 cała automatyka jest zbudowana na układach CMOS. Układy te mają masę przyłączoną do wyjścia 37-TEST układu ICL 7106. Jest ona przesunięta o 2,8 V. Otrzymujemy ujemne napięcie do zasilania układu 4052. Przekaźniki załączające poszczególne zakresy zostały wybrane tak, aby przy napięciu 6,5—9 V miały maksymalny pobór prądu 15 mA. Tylko przekaźnik 1 powinien mieć dwa zestyki. W pozostałych wystarczy jeden. Jeżeli chcemy mierzyć prąd do 2 A należy wyposażyć przekaźniki 5 i 6 w mocniejsze zestyki.

Obwód wskaźnika stanu jest zbudowany z bramek EX-OR. Na ich wejściach jest porównywany sygnał

c.d. na str. 12



Rys.1 Schemat blokowy automatycznej zmiany zakresów



Rys. 2 Automatyczna zmiana zakresu w ICL 7106

c.d. ze str. 10

Tab. 2. Tabela prawdy

Przep.	Niedop.	Wskazanie wyświetlacza
1	1	pomiar
1	0	niedopełnienie
0	1	przepełnienie

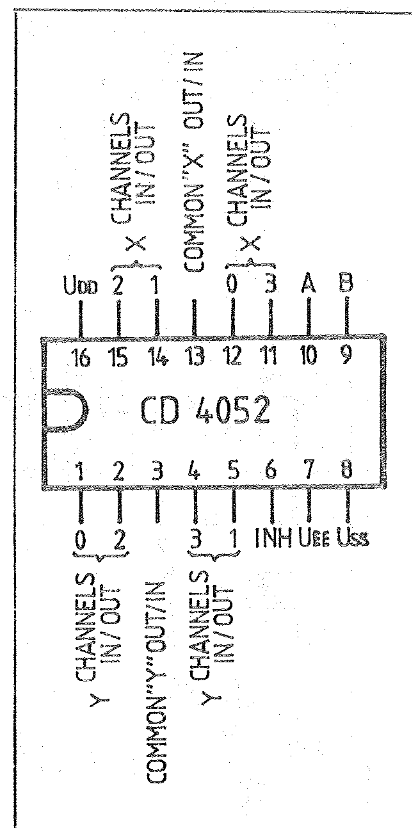
Tab. 3. Tabela prawdy CD 4052

INH	A	B	Nr kanału	
0	0	0	0x	0y
0	0	1	1x	1y
0	1	0	2x	2y
0	1	1	3x	3y
1	X	X	żaden	

wyświetlacza z sygnałem BP (napięcie prostokątne o częstotliwości ok. 100 Hz i amplitudzie ok. 5 V). Dopóki oba sygnały są zgodne na wyjściu bramki jest poziom L. Jeśli tylko sygnały są przesunięte o 180° to świeci się odpowiedni segment, a na wyjściu bramki będzie poziom H. Wyjściowe sygnały tych bramek są negowane i podane na 3-wejściowe bramki NAND. Na ich wyjściach są sygnały przepełnienia i niedopełnienia. Tabelka prawdy tych wyjść jest przedstawiona na rys. 3.

Przełącznik składa się z dwóch części: przełącznika sygnału z generatora częstotliwości (złożonego z dwóch 3-wejściowych bramek NOR i trzech bramek NAND) oraz przerzutnika R-S, który steruje kierunkiem zliczania licznika. Został wykorzystany synchroniczny licznik w przód/w tył CD 4029. Jego wyjścia A i B są podłączone do wejść A i B podwójnych czterokanałowych multiplekserów CD 4052. Wyjściem C licznika jest sterowane wejście INHIBIT multipleksera CD 4052, które przy poziomie H blokuje wszystkie klucze układu. Tab. 3 przedstawia tablicę przejść układu CD 4052 a rys. 3 topografię wyprowadzeń. Na wspólne wyprowadzenie 13 łączników obu multiplekserów jest dołączony plus zasilania 9 V co pozwala sterować przekaźniki, a na wyprowadzenie 3 sygnał BP z klucza T7, który uruchamia kropki. Na pierwszym i szóstym zakresie diody świecące sygnalizują zmiany jednostek.

Przełączanie automatyka/sterowanie ręczne jest zrealizowane przełączaniem 9 V i sterującego napięcia kropek ze wspólnych wyjść łączników na ręczny przełącznik zakresów. To rozwiązanie można było zastąpić odpowiednim ustawieniem licznika 4029. Tak postąpiono w przypadku układu do ICL 7107. W przypadku awarii można tutaj ręcznie przełączać zakresy.



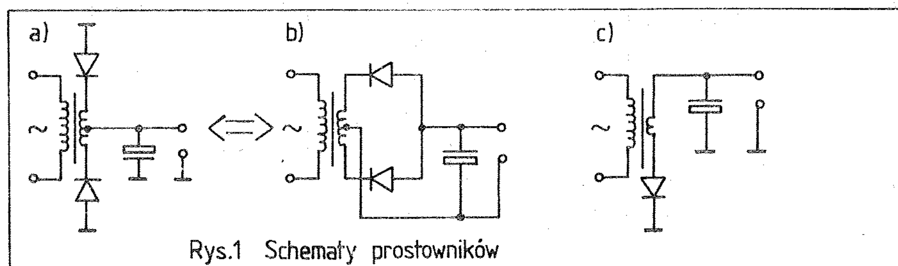
Rys. 3. Topografia wyprowadzeń CD 4052

Andrzej Kusiak

Prostownik – inaczej

Czasami warto trochę inaczej spojrzeć na rzeczy powszechnie znane ...

Przedstawiony na rys. 1a prostownik dwupołówkowy z transformatorem zasilającym z dwoma uzwojeniami wtórnymi jest równoważny ze znanym układem prostownika pokazanym na rys. 1b. Zmodyfikowany układ pozwala na przykręcenie do metalowej obudowy zasilacza diod prostowniczych, których anody są połączone z ich metalowymi korpusami (np. BYP 671-100R) — dla zasilacza z „minusem" na obudowie. Obudowa zasilacza będzie pełniła wówczas funkcję radiatora. W podobny sposób można wykonać prostownik jednopołówkowy. Na rys. 1c przykładowo przedstawiono prostownik jednapołówkowy z „plusem" na obudowie — z diodą prostowniczą z katodą na jej metalowym korpusie (np. BYP 671-100).



Rys.1 Schematy prostowników

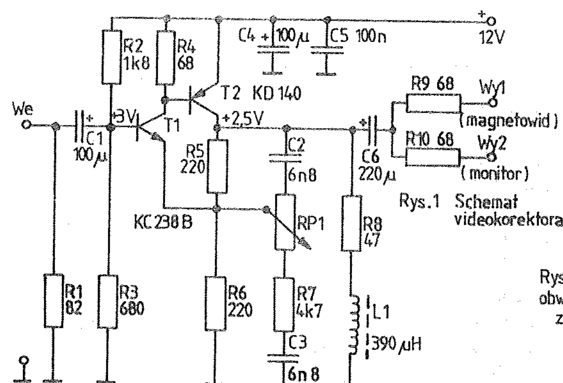
Witold Dąbrowski

Videokorektor

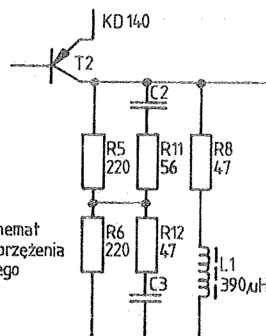
Videokorektor służy do korekcji videosygnału z magnetowidu w celu poprawienia ostrości reprodukowanego obrazu. Możemy go włączyć przy podawaniu videosygnału na monitor lub przy przegrywaniu z magnetowidu na magnetowid. Wszystko dlatego, że magnetowid to urządzenie, które w rzeczywistości wysyła sygnał video nie o takim poziomie jakości jak tuner TV. Jest to skutek małej szerokości pasma przenoszenia magnetowidu. Zwiększenie stromości zboczy impulsów synchronizacji sygnału video przy pomocy videokorektora polepsza ostrość konturów obrazu przy niezmiennej reprodukcji kolorów. Zakres podwyższania ostrości można nastawiać potencjometrem RP1. Trzeba to robić w taki sposób, aby uzyskać maksymalną ostrość. Zbyt daleko posunięta korekcja prowadzi do pogorszenia jakości obrazu.

Budowa i uruchomienie

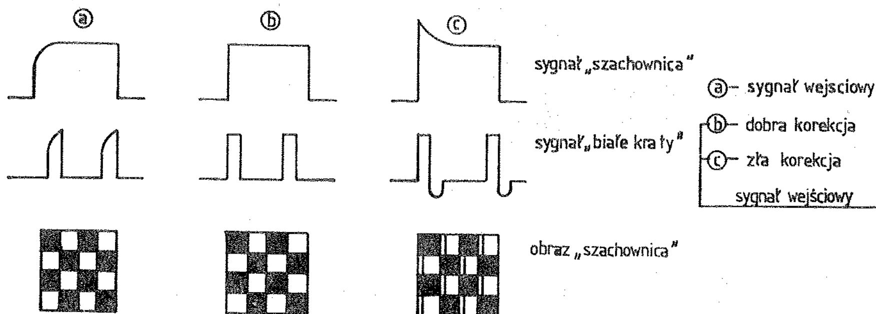
Schemat układu przedstawiony jest na rys. 1, a obwód drukowany wraz z rozmieszczeniem elementów na rys. 2. Sygnał wejściowy o poziomie 1 V jest wzmacniany przez tranzystory T1 i T2 do poziomu 2 V. Tranzystor T2 pracuje jako źródło prądowe. Jego współczynnik wzmocnienia powinien być rzędu 130. Elementy RP1, C2, C3, R8 i L1 tworzą zależny od częstotliwości i nastawienia obwód sprzężenia zwrotnego. Jeśli pokręcimy potencjometrem RP1 tak, że jego suwak zbliży się do C2 to ostrość obrazu zmniejszy się. Przy odwrotnym kierunku regulacji ostrość będzie się zwiększać aż do momentu przekompensowania, a wtedy pojawią się zniekształcenia sygnału. W obrazie objawi się to pionowymi liniami przechodzącymi z czerni do bieli. Najlepiej można zauważyć to na sygnale czarnobiałej szachownicy rys. 3.



Rys.1 Schemat videokorektora



Rys.4 Schemat obwodu sprzężenia zwrotnego



Rys.2 Skorygowany sygnał wejsciowy

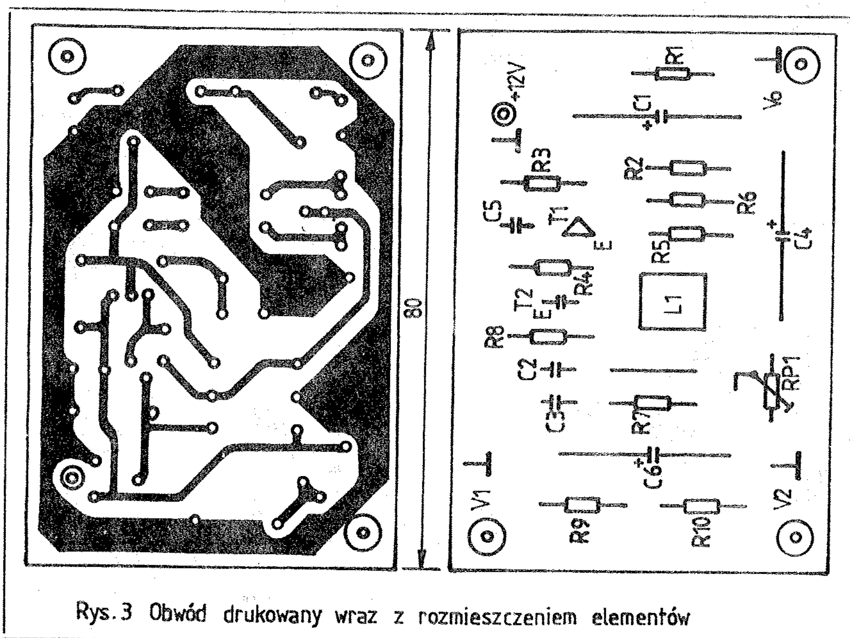
Natomiast rys. 4 przedstawia część regulacyjną układu z wartościami elementów przy których uzyskuje się najlepszy efekt, bez pogorszenia sygnału.

Przy stosowaniu korektora najlepiej jest nastawić ostrość przy przesyłaniu sygnału z magnetowidu do wejścia monitorowego telewizora.

Układ ma dwa wyjścia przystosowane do wejściowej impedancji 75Ω.

Napięcie zasilania układu wynosi 12 V, a pobierany prąd nie przekracza 50 mA. Międzyszczytowa wartość sygnału wejściowego oraz sygnałów wyjściowych wynosi 1 V/75Ω.

Opracowano na podstawie AMATERSKIE RADIO (A) 10/90.



Rys.3 Obwód drukowany wraz z rozmieszczeniem elementów

KATALOG cz. 5

Wykaz oznaczeń:

V_{cc} — znamionowe napięcie zasilania
I_I — prąd wejściowy
f_{max} — maksymalna częstotliwość
t_{PLH} — czas propagacji przy zmianie stanu logicznego z niskiego na wysoki na wyjściu od dowolnego wejścia
t_{PHL} — czas propagacji przy zmianie stanu logicznego z wysokiego na niski na wyjściu od dowolnego wejścia
L — stan niski „0"
H — stan wysoki „1"
X — stan dowolny „0" lub „1"

SN 74154

Demultiplexer

Wej.						Wyj.															
$\overline{G1}$	$\overline{G2}$	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

	Wej.	154	Jed.
V_{cc}		5	V
I_I		1	mA
t_{PLH}	A, B, C, D	24	ns
t_{PHL}	A, B, C, D	20	ns

SN 74155

Dwukrotny demultiplexer

Wej.			Wyj.			
B A	$\overline{1G}$	1C	1Y0	1Y1	1Y2	1Y3
X X	H	X	H	H	H	H
L L	L	H	L	H	H	H
L H	L	H	H	L	H	H
H L	L	H	H	H	L	H
H H	L	H	H	H	H	L
X X	X	L	H	H	H	H

Wej.			Wyj.			
B A	$\overline{2G}$	$\overline{2C}$	2Y0	2Y1	2Y2	2Y3
X X	H	X	H	H	H	H
L L	L	L	L	H	H	H
L H	L	L	H	L	H	H
H L	L	L	H	H	L	H
H H	L	L	H	H	H	L
X X	X	H	H	H	H	H

	Wej.	155	LS155	Jed.
V_{cc}		5	5	V
I_I		1	0.1	mA
t_{PLH}	A, B, $\overline{2C}$, $\overline{1G}$, $\overline{2G}$	13	10	ns
t_{PHL}	A, B, $\overline{2C}$, $\overline{1G}$, $\overline{2G}$	18	19	ns
t_{PLH}	A lub B	21	17	ns
t_{PHL}	A lub B	21	19	ns
t_{PLH}	1C	16	18	ns
t_{PHL}	1C	20	18	ns

SN 74156

Dwukrotny demultiplexer

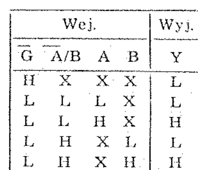
Wej.			Wyj.			
B A	$\overline{1G}$	1C	1Y0	1Y1	1Y2	1Y3
X X	H	X	H	H	H	H
L L	L	H	L	H	H	H
L H	L	H	H	L	H	H
H L	L	H	H	H	L	H
H H	L	H	H	H	H	L
X X	X	L	H	H	H	H

Wej.			Wyj.			
B A	$\overline{2G}$	$\overline{2C}$	2Y0	2Y1	2Y2	2Y3
X X	H	X	H	H	H	H
L L	L	L	L	H	H	H
L H	L	L	H	L	H	H
H L	L	L	H	H	L	H
H H	L	L	H	H	H	L
X X	X	H	H	H	H	H

	Wej.	156	LS156	Jed.
V_{cc}		5	5	V
I_I		1	0,1	mA
t_{PLH}	A, B, $\overline{2C}$, $\overline{1G}$, $\overline{2G}$	15	25	ns
t_{PHL}	A, B, $\overline{2C}$, $\overline{1G}$, $\overline{2G}$	20	34	ns
t_{PLH}	A lub B	23	31	ns
t_{PHL}	A lub B	23	34	ns
t_{PLH}	1C	18	32	ns
t_{PHL}	1C	22	32	ns

SN 74157

Czterokrotny multiplexer

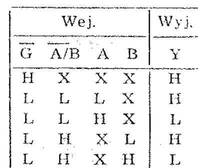


Wej.				Wyj.
$\overline{G}$	$\overline{A}$/B	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

	Wej.	157	L157	LS157	Jed.
V_{cc}		5	5	5	V
I_I		1	1	0,1	mA
t_{PLH}	A, B	9	18	9	ns
t_{PHL}	A, B	9	18	9	ns
t_{PLH}	$\overline{G}$	13	26	13	ns
t_{PHL}	$\overline{G}$	14	28	14	ns
t_{PLH}	$\overline{A}$/B	15	30	15	ns
t_{PHL}	$\overline{A}$/B	18	36	18	ns

SN 74158

Czterokrotny multiplexer

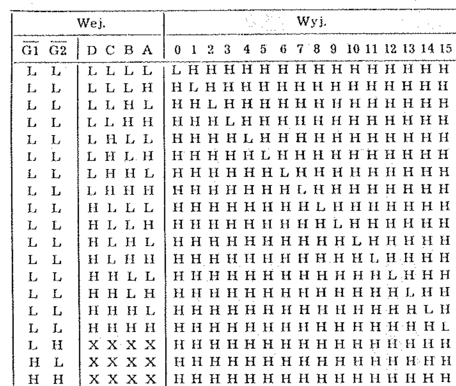


Wej.				Wyj.
$\overline{G}$	$\overline{A}$/B	A	B	Y
H	X	X	X	H
L	L	L	X	H
L	L	H	X	L
L	H	X	L	H
L	H	X	H	L

	Wej.	LS158	S158	Jed.
V_{cc}		5	5	V
I_I		0,1	1	mA
t_{PLH}	A, B	7	4	ns
t_{PHL}	A, B	10	4	ns
t_{PLH}	$\overline{G}$	11	6,5	ns
t_{PHL}	$\overline{G}$	18	7	ns
t_{PLH}	$\overline{A}$/B	13	8	ns
t_{PHL}	$\overline{A}$/B	16	8	ns

SN 74159

Demultiplexer — otwarty kolektor

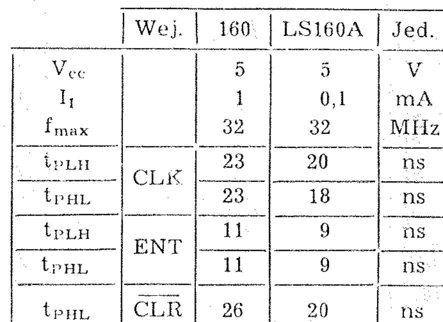


Wej.						Wyj.															
$\overline{G1}$	$\overline{G2}$	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

	Wej.	159	Jed.
V_{cc}		5	V
I_I		1	mA
t_{PLH}	A, B, C, D	23	ns
t_{PHL}	A, B, C, D	24	ns

SN 74160

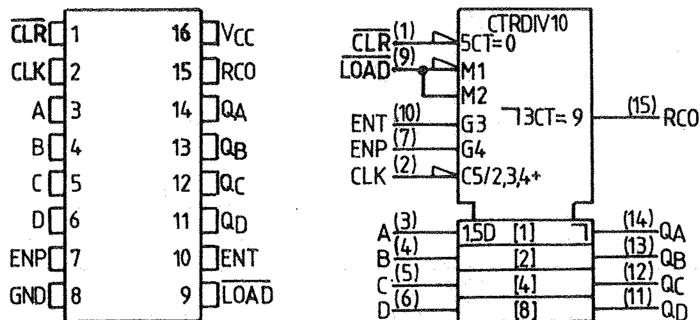
Czterobitowy licznik synchroniczny



	Wej.	160	LS160A	Jed.
V_{cc}		5	5	V
I_I		1	0,1	mA
f_{max}		32	32	MHz
t_{PLH}	CLK	23	20	ns
t_{PHL}	CLK	23	18	ns
t_{PLH}	ENT	11	9	ns
t_{PHL}	ENT	11	9	ns
t_{PHL}	$\overline{CLR}$	26	20	ns

SN 74S162

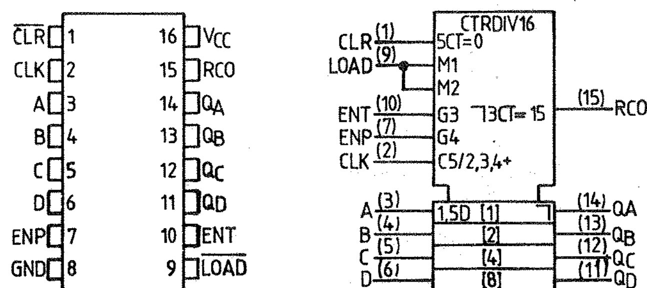
Czterobitowy licznik synchroniczny



	Wej.	S162	Jed.
V_{cc}		5	V
I_I		1	mA
f_{max}		70	MHz
t_{PLH}	CLK	14	ns
t_{PHL}		17	ns
t_{PLH}	ENT	10	ns
t_{PHL}		10	ns

SN 74163

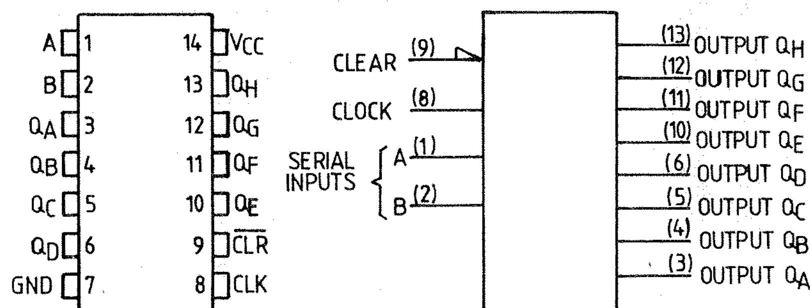
Czterobitowy licznik synchroniczny



	Wej.	163	LS163A	S163	Jed.
V_{cc}		5	5	5	V
I_I		1	0,1	1	mA
f_{max}		32	32	70	MHz
t_{PLH}	CLK	23	20	14	ns
t_{PHL}		23	18	17	ns
t_{PLH}	ENT	11	9	10	ns
t_{PHL}		11	9	10	ns

SN 74164

Ośmiobitowy równoległy rejestr przesuwający

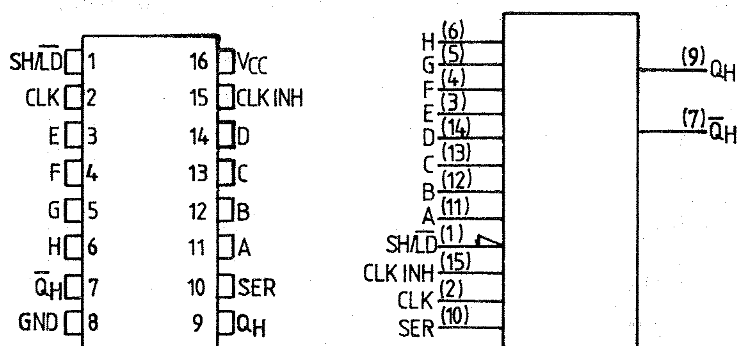


Wej.				Wyj.		
$\overline{CLR}$	CLK	A	B	Q_A	Q_B...	Q_H
L	X	X	X	L	L	L
H	L	X	X	Q_{AO}	Q_{BO}	Q_{HO}
H		H	H	H	Q_{An}	Q_{Gn}
H		L	X	L	Q_{An}	Q_{Gn}
H		X	L	L	Q_{An}	Q_{Gn}

	164	LS164	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
f_{max}	36	36	MHz
t_{PLH}	17	17	ns
t_{PHL}	21	21	ns

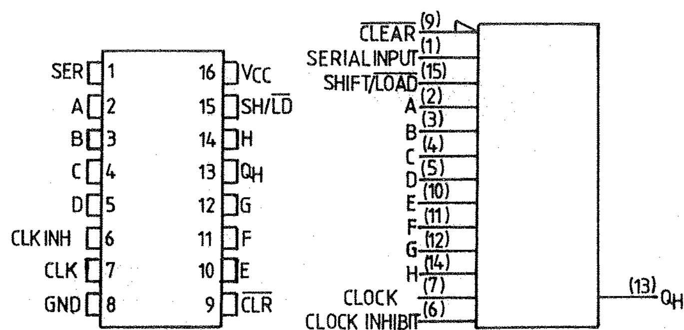
SN 74165

Ośmiobitowy szeregowy rejestr przesuwający



Wej.					Wyj.		
SH/LD	CLK - INH	CLK	SER	A... H	Q_A	Q_B	Q_H
L	X	X	X	a... h	a	b	h
H	L	L	X	X	Q_{AO}	Q_{BO}	Q_{HO}
H	L		H	X	H	Q_{An}	Q_{Gn}
H	L		L	X	L	Q_{An}	Q_{Gn}
H	H	X	X	X	Q_{AO}	Q_{BO}	Q_{HO}

	Wej.	165	LS165A	Jed.
V_{cc}		5	5	V
I_I		1	0,1	mA
f_{max}		26	35	MHz
t_{PLH}	$\overline{Load}$	21	21	ns
t_{PHL}		27	26	ns
t_{PLH}	Clock	16	14	ns
t_{PHL}		21	16	ns
t_{PLH}	H	11	13	ns
t_{PHL}		24	24	ns
t_{PLH}	H	18	19	ns
t_{PHL}		18	17	ns

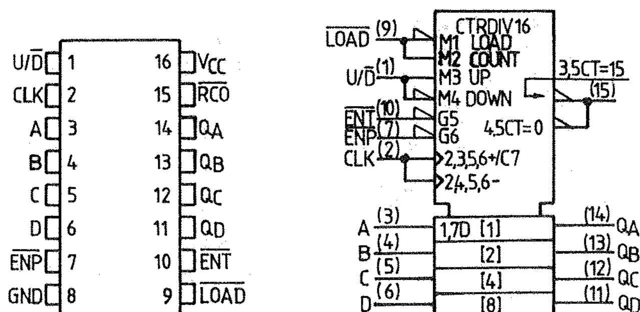


SN 74166

Ośmiobitowy szeregowy rejestr przesuwający

Wej.						Wyj.		
$\overline{CLR}$	SH/$\overline{LD}$	CLK - INH	CLK	SER	A... H	Q_A	Q_B	Q_H
L	X	X	X	X	X	L	L	L
H	X	L	L	X	X	Q_{AO}	Q_{BO}	Q_{HO}
H	L	L	↑	X	a... h	a	b	h
H	H	L	↑	H	X	H	Q_{An}	Q_{Gn}
H	H	L	↑	L	X	L	Q_{An}	Q_{Gn}
H	X	H	↑	X	X	Q_{AO}	Q_{BO}	Q_{HO}

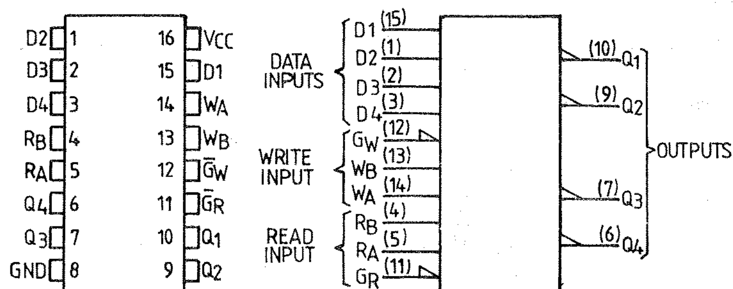
	166	LS166A	Jed.
V_{cc}	5	5	V
I_I	1	0,1	mA
f_{max}	35	35	MHz
t_{PLH}	20	14	ns
t_{PHL}	17	11	ns



SN 74LS169B

Czterobitowy rewersyjny licznik synchroniczny

	Wej.	LS169B	S169B	Jed.
V_{cc}		5	5	V
I_I		0,1	1	mA
f_{max}		35	55	MHz
t_{PLH}	CLK	26	14	ns
t_{PHL}		17	20	ns
t_{PLH}	$\overline{ENT}$	15	6	ns
t_{PHL}		11	15	ns
t_{PLH}	U/D	23	8	ns
t_{PHL}		15	16	ns

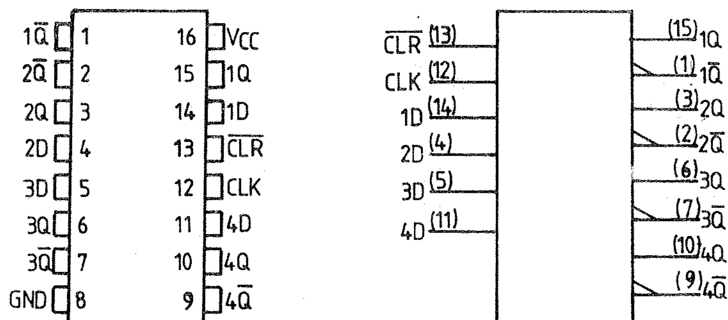


SN 74170

Czterobitowy rejestr (otwarty kolektor)

Wej.			Wyj.			
R_B	R_A	$\overline{G_R}$	Q_1	Q_2	Q_3	Q_4
L	L	L	W0B1	W0B2	W0B3	W0B4
L	H	L	W1B1	W1B2	W1B3	W1B4
H	L	L	W2B1	W2B2	W2B3	W2B4
H	H	L	W3B1	W3B2	W3B3	W3B4
X	X	H	H	H	H	H

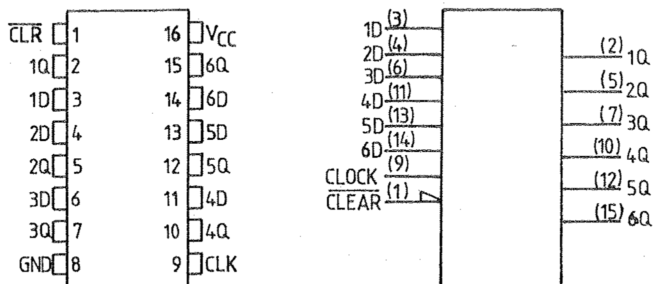
	Wej.	170	LS170	Jed.
V_{cc}		5	5	V
I_I		1	0,1	mA
t_{PLH}	D_1, D_2, D_3, D_4	20	30	ns
t_{PHL}		30	22	ns



SN 74LS171

Czterokrotny przerzutnik typu D

	Wej.	LS171	Jed.
V_{cc}		5	V
I_I		0,1	mA
f_{max}		30	MHz
t_{PLH}	CLK	15	ns
t_{PHL}		18	ns
t_{PLH}	$\overline{CLR}$	18	ns
t_{PHL}		24	ns

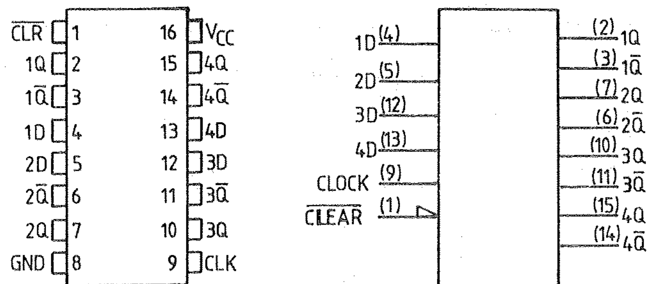


SN 74174

Sześciokrotny przerzutnik typu D

Wej.			Wyj.	
$\overline{CLR}$	CLK	D	Q	$\overline{Q}$
L	X	X	L	H
H		H	H	L
H		L	L	H
H	L	X	Q_o	Q_o

	Wej.	174	LS174	S174	Jed.
V_{cc}		5	5	5	V
I_I		1	0,1	1	mA
f_{max}		35	40	110	MHz
t_{PLH}	$\overline{CLR}$	16	20	10	ns
t_{PHL}		23	23	13	ns
t_{PLH}	CLK	20	20	8	ns
t_{PHL}		24	21	11,5	ns

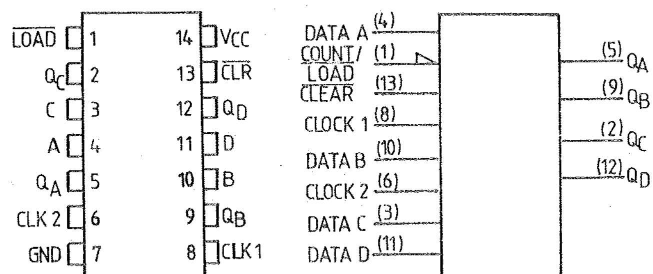


SN 74175

Czterokrotny przerzutnik typu D

Wej.			Wyj.	
$\overline{CLR}$	CLK	D	Q	$\overline{Q}$
L	X	X	L	H
H		H	H	L
H		L	L	H
H	L	X	Q_o	Q_o

	Wej.	175	LS175	S175	Jed.
V_{cc}		5	5	5	V
I_I		1	0,1	1	mA
f_{max}		35	40	110	MHz
t_{PLH}	$\overline{CLR}$	16	20	10	ns
t_{PHL}		23	20	13	ns
t_{PLH}	CLK	20	13	8	ns
t_{PHL}		24	16	11,5	ns

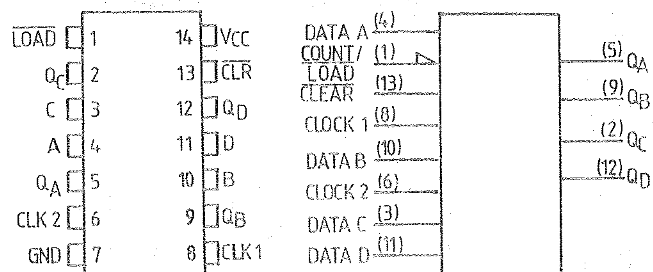


SN 74176

Licznik dziesiętny — zatrzask

	Wyj.			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

	176	Jed.
V_{cc}	5	V
I_I	1	mA
f_{max}	50	MHz
t_{PLH}	19	ns
t_{PHL}	31	ns

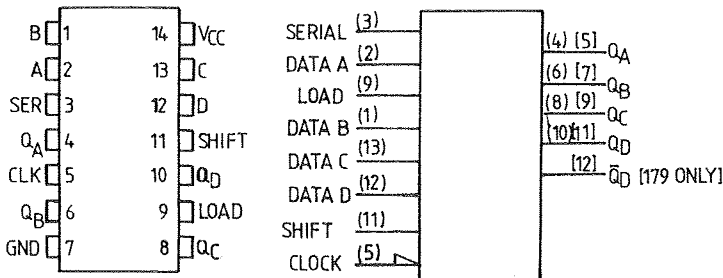


SN 74177

Licznik binarny — zatrzask

	Wyj.			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

	177	Jed.
V_{cc}	5	V
I_I	1	mA
f_{max}	50	MHz
t_{PLH}	19	ns
t_{PHL}	31	ns

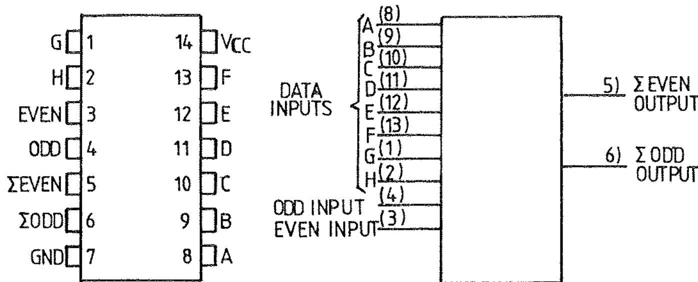


SN 74178

Czterobitowy równoległy rejestr przesuwający

Wej.								Wyj.			
SH	LD	CLK	SER	A	B	C	D	Q_A	Q_B	Q_C	Q_D
X	X	H	X	X	X	X	X	Q_{AO}	Q_{BO}	Q_{CO}	Q_{DO}
L	L	↓	X	X	X	X	X	Q_{AO}	Q_{BO}	Q_{CO}	Q_{DO}
L	H	↓	X	a	b	c	d	a	b	c	d
H	X	↓	H	X	X	X	X	H	Q_{An}	Q_{Bn}	Q_{Cn}
H	X	↓	L	X	X	X	X	L	Q_{An}	Q_{Bn}	Q_{Cn}

	Wej.	178	Jed.
V_{cc}		5	V
I_I		1	mA
f_{max}		39	MHz
t_{PLH}	$\overline{CLR}$	15	ns
t_{PHL}		24	ns
t_{PLH}	CLK	17	ns
t_{PHL}		23	ns

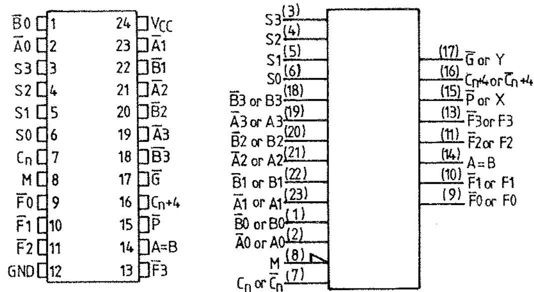


SN 74180

Generator bitu parzystości lub nieparzystości

Wej.			Wyj.	
A... H	EVEN	ODD	Σ EVEN	Σ ODD
EVEN	H	L	H	L
ODD	H	L	L	H
EVEN	L	H	L	H
ODD	L	H	H	L
X	H	H	L	L
X	L	L	H	H

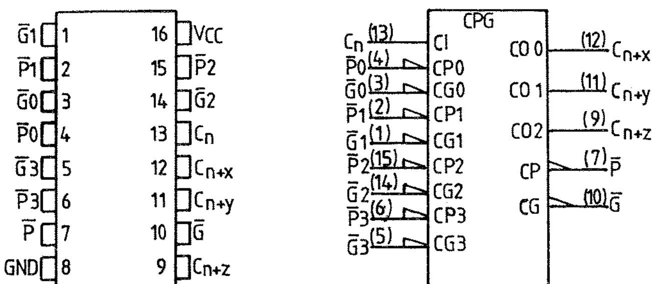
	Wej.	Wyj.	180	Jed.
V_{cc}			5	V
I_I			1	mA
t_{PLH}	A... H	Σ EVEN	40	ns
t_{PHL}			45	ns
t_{PLH}	A... H	Σ ODD	32	ns
t_{PHL}			25	ns
t_{PLH}	A... H	Σ EVEN	32	ns
t_{PHL}			25	ns
t_{PLH}	A... H	Σ ODD	40	ns
t_{PHL}			45	ns
t_{PLH}	EVEN lub ODD	Σ EVEN lub Σ ODD	13	ns
t_{PHL}			7	ns



SN 74181

Jednostka arytmetyczno-logiczna

	181	Jed.
V_{cc}	5	V
I_I	1	mA



SN 74182

Generator przeniesień jednoczesnych

	Wej.	Wyj.	182	Jed.
V_{cc}			5	V
I_I			1	mA
t_{PLH}	$\overline{G0}$, $\overline{G1}$, $\overline{G2}$, $\overline{G3}$ P0, P1, P2, P3	C_{n+x}, C_{n+y} C_{n+z}	4,5	ns
t_{PHL}			4,5	ns
t_{PLH}	$\overline{G0}$, $\overline{G1}$, $\overline{G2}$, $\overline{G3}$ P1, P2, P3	$\overline{G}$	5	ns
t_{PHL}			7	ns
t_{PLH}	P0, P1, P2, P3	$\overline{P}$	4,5	ns
t_{PHL}			6,5	ns
t_{PLH}	C_n	C_{n+x}, C_{n+y} C_{n+z}	6,5	ns
t_{PHL}			7	ns